

## HERRAMIENTA CAD PARA LA AUTOENSEÑANZA DE VHDL

S. PÉREZ, H. RAÑA Y J.L. PARADA

Departamento de Tecnología Electrónica. Instituto de Electrónica Aplicada  
"Pedro Barrié de la Maza".

Universidad de Vigo. Campus de Lagoas (Marcosende). 36280 VIGO. España

*Esta herramienta ha sido diseñada para facilitar el estudio, aprendizaje y aplicación al diseño electrónico del lenguaje de descripción hardware VHDL por parte de nuestros alumnos de 2º y 3º ciclo.*

*En primer lugar se exponen la sintaxis y todos los elementos del lenguaje con multitud de ejemplos y ejercicios para intentar resolver de forma interactiva y así autoevaluar el propio progreso. Ello está pensado tanto para los principiantes como para quienes poseen un conocimiento básico.*

*A continuación exponemos los fundamentos de un simulador VHDL, de tal forma que se puedan comprender las principales diferencias con respecto a los lenguajes de alto nivel de propósito general (C++, TurboPascal, Java, etc.) y cómo los sistemas digitales han de ser modelados para contemplar la concurrencia inherente del hardware.*

*Por último se muestra un amplio conjunto de bloques funcionales digitales MSI / LSI, adecuadamente seleccionados y modelados de diversas formas, para permitir un aprendizaje sencillo de todas las posibilidades de la norma IEEE 1076.1 para modelar y simular satisfactoriamente los sistemas digitales*

### 1. Descripción de la herramienta

En la figura 1 puede verse el esquema hipermedia del enlace entre páginas, en el cual se basa en parte la metodología de autoaprendizaje propuesta.

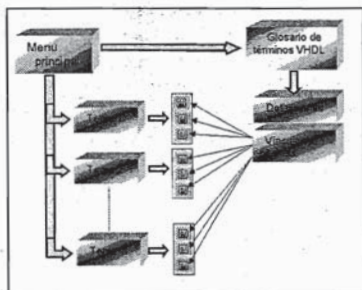


Figura 1: Enlace entre páginas

El glosario contiene todas las palabras reservadas de los lenguajes así como los términos y conceptos más importantes para una rápida consulta. Siempre es posible acudir a la página

En la figura 2 se muestra el aspecto del menú principal con la numeración de los capítulos. En este caso se ha seleccionado el capítulo 4 y por tanto su contenido aparece en el cuadro grande.

En la parte inferior a la izquierda puede accederse al glosario de términos y conceptos, cuyo aspecto se muestra a la derecha. La flecha permite adentrarse en las restantes páginas del capítulo, mientras que la opción EXIT obviamente se seleccionará para salir del tutorial.

correspondiente donde se amplia el concepto en cuestión, o desde la que se ha llamado al glosario, seleccionando con el ratón en <vínculo a página>.

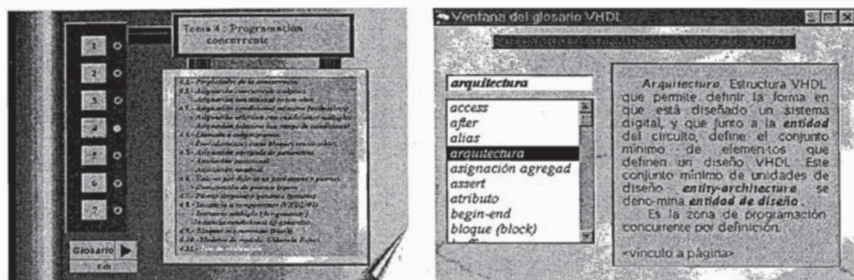


Figura 2: Aspecto del menú principal y del glosario

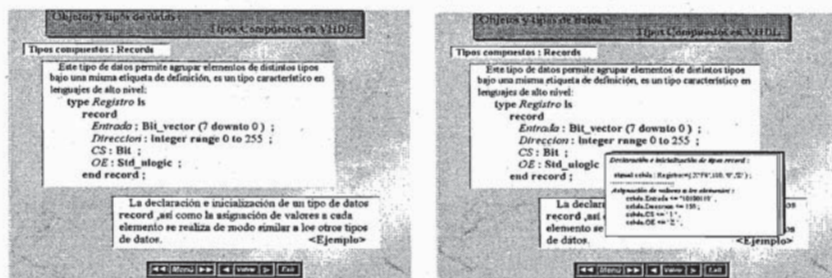


Figura 3: Explicación del concepto del tipo de dato registro

Como ejemplo de la presentación y explicación de los distintos conceptos a lo largo de las páginas de cada capítulo, se muestran a continuación diversos casos. En la figura 3 puede verse una página correspondiente al capítulo 3. En ella se expone uno de los tipos de datos compuestos definidos en el lenguaje, en concreto el de registro, con el correspondiente ejemplo, que aparece al seleccionar con el ratón en <Ejemplo>.

En la figura 4 se expone el concepto de atributo de señal de manera análoga al caso anterior.

La figura 5 representa una página del último capítulo (el 7º) del tutorial. Muestra un ejemplo de diseño completo en el cual se puede seleccionar entre ver el esquemático del circuito (figura 6), su correspondiente modelo en código VHDL (figure 7), el código del banco de pruebas para verificar el diseño (figura 8), un enlace a un simulador comercial de VHDL (figure 9) y la relación de librerías y paquetes que se usan en el diseño (figura 10), que de este modo pueden ser consultadas directamente.

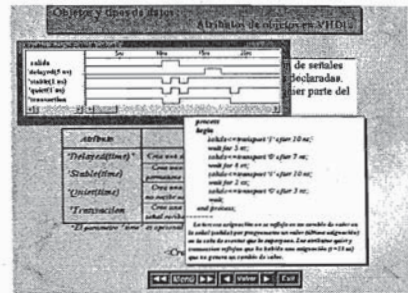
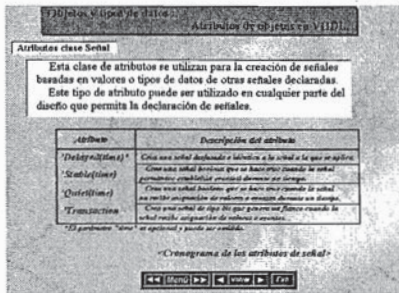


Figura 4: Explicación del concepto de atributo de señal

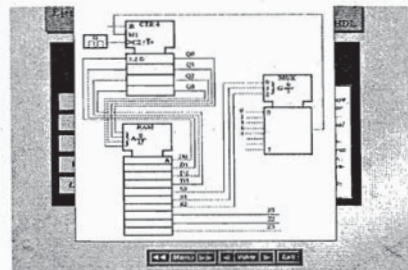
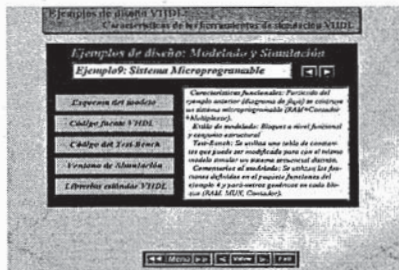


Figura 5

Figura 6



Figura 7



Figura 8



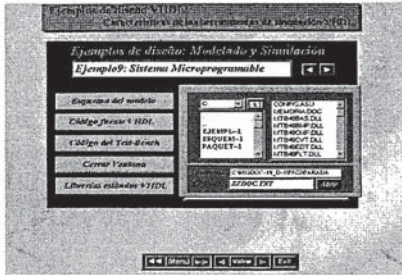


Figura 9

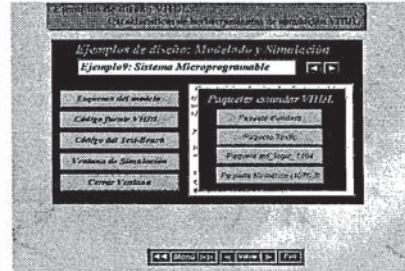


Figura 10

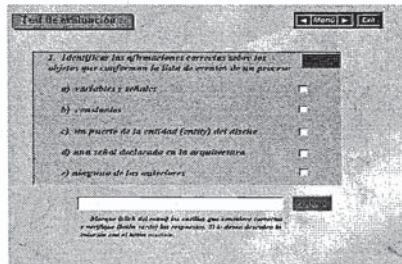


Figura 11

Por último la figura 11 muestra el aspecto de una de las cuestiones de test incluidas al final de cada capítulo que permiten evaluar el propio progreso a medida que se va siguiendo el tutorial. Han de marcarse las respuestas que se consideren correctas. A continuación seleccionando el botón Verificar, aparece una de estas frases (ordenadas desde bien hasta muy mal de acuerdo al número de intentos hechos):

*OK! Correcto. Puede seguir*

*Inténtelo de nuevo*

*Lea de nuevo las opciones en detalle*

*Estudie de nuevo el capítulo X*

Actualmente estamos trabajando en una extensión de este tutorial que englobe una guías para la síntesis a nivel RTL, modelado de sistemas más complejos y diseño de ASICs utilizando la norma VITAL (IEEE 1076.4-1995).

## Referencias

- [1] Bhasker, J. (1992) *A VHDL Primer*, Prentice Hall, Englewood Cliffs, NJ
- [2] IEEE Standards Department (1996) *IEEE P1076.3-1996: Standard VHDL Synthesis Package*
- [3] Institute of Electrical and Electronics Engineers (1993) *The IEEE Standard VHDL Language Reference Manual, ANSI/IEEE Std 1076-1993*
- [4] Model Tech. Inc. (1995) *V-System/Windows (1995) User's Manual (Version 4), VHDL Simulation for PC's*
- [5] Stefan Sjöholm and Lennart Lindh (1997) *VHDL for Designers*, Prentice Hall Europe
- [6] Asymetrix Corporation (1994) *ToolBook User Manual*